PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2003-273103

(43) Date of publication of application: 26.09.2003

(51)Int.CI.

H01L 21/318 H01L 21/283

H01L 21/31 H01L 29/78

(21)Application number: 2002-072213

(71)Applicant: SEMICONDUCTOR LEADING EDGE

TECHNOLOGIES INC

(22)Date of filing:

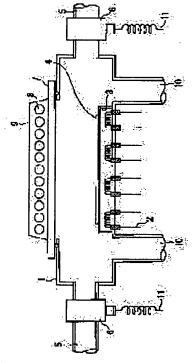
15.03.2002

(72)Inventor: ARIKADO TSUNETOSHI

(54) METHOD AND APPARATUS FOR MANUFACTURING SEMICONDUCTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the degradation of the performance of a transistor caused by interface level rising due to the entry of nitrogen atoms that have been implanted in a silicon oxide film, reaching an interface between the film and a silicon substrate. SOLUTION: A substrate with a silicon oxide film formed thereon as a wafer is heated for a millisecond to centisecond by using a flash lamp, while supplying thereto gas that has been composed so as to contain nitrogen radicals by plasma irradiation.



LEGAL STATUS

[Date of request for examination]

02.05.2002

Date of sending the examiner's decision of

17.05.2005

rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

LDate of requesting appeal against examiner's

decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2003-273103 (P2003-273103A)

(43)公開日 平成15年9月26日(2003.9.26)

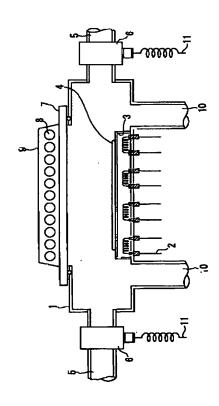
| (51) Int.Cl.7 | | 酸別記号 | FΙ | | | テーマコート*(参考) |
|---------------|-------------|---------------------------|----------------|--------|----------------------------|--------------------|
| H01L | 21/318 | | H01L 2 | 21/318 | | M 4M104 |
| | 21/283 | | 2 | 21/283 | | B 5F045 |
| | 21/31 | | 2 | 21/31 | | E 5F058 |
| | 29/78 | · | 2 | 9/78 | 3 0 1 | G 5F140 |
| | | | 審查請 | 求有 | 請求項の数10 | OL (全 6 頁) |
| (21)出顧番号 | | 特願2002-72213(P2002-72213) | (71) 出願人 | | | |
| | | | | | 社半導体先端テ | |
| (22) 出顧日 | | 平成14年3月15日(2002.3.15) | (GO) Stanti de | | つくば市小野川 | 16番地 1 |
| | | | (72)発明者 | | | territoroout is 14 |
| | | | | | | 古田町292番地 株 |
| | | | (7.4) (D.TH.) | | 半導体 先端テク 175 | ノロシース内 |
| | | | (74)代理人 | | | H 0 4) |
| | | | | 开埋工 | 高田守(| 外2名) |
| | | | | | | |
| | | | | | | |
| | | | | | | |
| | | | | | | |
| | | | | | | 最終頁に続く |

(54) 【発明の名称】 半導体の製造方法および製造装置

(57)【要約】

【課題】 シリコン酸化膜中に導入した窒素原子がシリコン基板との界面にまで到達し、界面準位を増大させてトランジスタの性能を損なうということがないようにする。

【解決手段】 プラズマにより窒素ラジカルを含むようにしたガスを、シリコン酸化膜を形成した基板に供給し、フラッシュランプを使用して1000分の1秒~100分の1秒間だけ被処理ウエーハを加熱する。



【特許請求の範囲】

【請求項1】 温度調節された被処理基体に対して、活性化したガスを供給しながら前記被処理基体を1000分の1秒間加熱することを特徴とする半導体装置の製造方法。

【請求項2】 前記加熱をフラッシュランプによる照射 により行うことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記フラッシュランプによる照射を2回以上断続的に行って照射時間の合計が1000分の1秒~100分の1秒間となるようにしたことを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項4】 前記活性化したガスとして窒素ラジカルを含むガスを用いることを特徴とする請求項1に記載の 半導体装置の製造方法。

【請求項5】 酸化シリコン膜が形成されたシリコンウエーハに対し、窒素ラジカルを含むガスを作用させ、フラッシュランプにより照射して1000分の1秒~100分の1秒間加熱することを特徴とする半導体装置の製造方法。

【請求項6】 真空容器と、この真空容器内に配置され 被処理基体を載置する試料台及びこの試料台の温度を調 節する手段と、前記真空容器内に活性化したガスを供給 する手段及び前記ガスを排気する手段と、前記被処理気 体を1000分の1秒~100分の1秒間加熱する手段とを備 えたことを特徴とする半導体製造装置。

【請求項7】 前記活性化したガスを供給する手段がマイクロ波または高周波電力を印加するプラズマ発生手段を有することを特徴とする請求項6に記載の半導体製造装置。

【請求項8】 前記活性化したガスを供給する手段がラジカルを含むガスを供給することを特徴とする請求項6 に記載の半導体製造装置。

【請求項9】 前記被処理基体を加熱する手段がフラッシュランプであることを特徴とする請求項6に記載の半導体製造装置。

【請求項10】 真空容器と、この真空容器内に配置され被処理基体を載置する試料台及びこの試料台の温度を調節する手段と、窒素ガスを活性化して前記真空容器内に導入するマイクロ波放電プラズマ発生装置と、前記被処理基体を1000分の1~100分の1秒間加熱するフラッシュランプとを備えたことを特徴とする半導体製造装置。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は半導体製造において 使用される薄膜形成及び薄膜改質を行う方法並びに装置 に関するものである。

[0002]

【従来の技術】近年のCMOSでは、トランジスタ性能を向

上させるためにゲート電極として、PMOSではホウ素(B)を含有する多結晶シリコンを、NMOSでは燐(P)または砒素(As)を含有する多結晶シリコンを使用する。いわゆるデュアルポリシリコンゲート(Dual Poly-Si Gate)と呼ばれる技術である。トランジスタ製造工程では通常、ドーパントを含まない多結晶シリコン膜を形成し、ゲート電極の加工を行った後、ソースおよびドレーン部を形成する際に同時にイオン注入する。続いて熱処理によってドーパントの活性化を行う。この熱処理の間に多結晶シリコン膜中に注入されたBが熱拡散し、ゲート酸化膜を横断してシリコン基板にまで到達する。その結果、しきい値電圧が変化するなどトランジスタの性能を損なうという問題を引き起こす。

【0003】このいわゆる"Bの突き抜け"を防止するために、ゲート酸化膜中に窒素を数atm%導入して膜を密な構造としてBの拡散に対するバリアとする。ゲート酸化膜中に窒素を導入する方法として当初、NOガスやNH3ガスが使用されたが、いずれの場合も窒素がシリコン基板の界面にまで到達した。窒素がシリコン基板の界面にまで到達すると界面近傍での界面準位を増加させ、トランジスタの性能を損なう。

【0004】この問題を解決する方法として、窒素をシリコン基板の界面にまで到達させずゲート酸化膜表面近傍にのみ導入する方法としてプラズマ窒化が注目されている。しかし、ゲート酸化膜厚が昨今の2nmのように薄くなると、この方法にも限界があることが分かってきた。すなわち、プラズマ窒化といえども窒素の導入にある程度の時間を要する。この時間に窒素原子がゲート酸化膜中を拡散し、シリコンとの界面に到達してしまうのである。その結果、界面準位が増大してキャリアの移動度が低下し、トランジスタの性能が著しく損なわれる。【0005】

【発明が解決しようとする課題】以上述べたように、プラズマ窒化という最近注目を集めている方法を用いても、今後必要となる膜厚2nm以下のゲート酸化膜に適用すると、膜中に導入した窒素原子がシリコン基板との界面にまで到達し、界面準位を増大させてトランジスタの性能を損なうという問題がある。

【0006】本発明は上記事情を鑑みてなされたもので、その目的とするところは、2m以下のゲート酸化膜の表面にだけ窒素を導入し、シリコン基板との界面にまで窒素を到達させず、界面準位を低いレベルに維持する窒素導入方法を提供することにある。そして、このような目的は以下のような手段によって達成される。

[0007]

【課題を解決するための手段】この発明の半導体装置の 製造方法は、温度調節された被処理基体に対して、活性 化したガスを供給しながら前記被処理基体を1000分の1 秒~100分の1秒間加熱するものである。

【0008】また、この発明の半導体装置の製造方法

は、前記加熱をフラッシュランプによる照射により行う ものである。

【0009】また、この発明の半導体装置の製造方法は、前記フラッシュランプによる照射を2回以上断続的に行って照射時間の合計が1000分の1秒~100分の1秒間となるようにしたものである。

【0010】また、この発明の半導体装置の製造方法 は、前記活性化したガスとして窒素ラジカルを含むガス を用いるものである。

【0011】また、この発明の半導体装置の製造方法は、酸化シリコン膜が形成されたシリコンウエーハに対し、窒素ラジカルを含むガスを作用させ、フラッシュランプにより照射して1000分の1秒~100分の1秒間加熱するものである。

【0012】また、この発明の半導体製造装置は、真空容器と、この真空容器内に配置され被処理基体を載置する試料台及びこの試料台の温度を調節する手段と、前記真空容器内に活性化したガスを供給する手段及び前記ガスを排気する手段と、前記被処理気体を1000分の1秒~100分の1秒間加熱する手段とを備えたものである。

【0013】また、この発明の半導体製造装置は、前記活性化したガスを供給する手段がマイクロ波または高周波電力を印加するプラズマ発生手段を有するものである。

【 0 0 1 4 】また、この発明の半導体製造装置は、前記活性化したガスを供給する手段がラジカルを含むガスを供給するものである。

【 0 0 1 5 】また、この発明の半導体製造装置は、前記 被処理基体を加熱する手段がフラッシュランプであるも のである。

【0016】また、この発明の半導体製造装置は、真空容器と、この真空容器内に配置され被処理基体を載置する試料台及びこの試料台の温度を調節する手段と、窒素ガスを活性化して前記真空容器内に導入するマイクロ波放電プラズマ発生装置と、前記被処理基体を1000分の1~100分の1秒間加熱するフラッシュランプとを備えたものである。

[0017]

【発明の実施の形態】以下に、本発明の実施の形態について説明するが、初めに発明の基本的な考え方について説明する。まず、酸化シリコン膜中に窒素が導入される機構について簡単に述べる。NOガスを用いて窒素を導入する場合、導入された窒素原子は主にシリコンとの界面に分布する。NOガスは酸化シリコン膜中で安定で解離せず、シリコンとの界面に到達しシリコン基板から電子を受け取って初めて解離する。そのため、酸化シリコン膜とシリコン基板界面近傍が主に窒化される。

【0018】一方、NH₃の場合、通常800℃程度の高温が 使用されるためガス中で既に分解し、NH2やNHなど活性 な化学種を生じている。これらの化学種はラジカルであ り活性なため、酸化シリコン膜表面から窒化して行く。 ただし、窒化温度が高く時間も長いため酸化シリコン膜 中を拡散して基板との界面にまで到達し、界面近傍でも 窒化が進むことになる。

【0019】これらに対してプラズマ窒化は、放電によって生じた窒素ラジカルが活性種であること、また、窒化時間が短く温度も低いことを特徴とする。温度が低いため窒素ラジカルが酸化シリコン膜中を拡散する距離が短く基板との界面にまで到達し得ない。そのため、界面準位が少なく良好な界面が維持される。しかし、酸化シリコン膜自体が薄くなると、如何に温度が低く時間が短くとも、基板との界面にまで窒素原子が到達する。僅かに拡散すれば基板との界面なのだから当然のことである。

【0020】本発明は、上記メカニズムの考察を元にする。すなわち、良好な界面を維持するためには窒素の拡散を抑制すれば良い。それを実現する一つの方法が、窒素ラジカルを活性種として使用しつつ、窒化時間を窒素原子が拡散し得ないくらい短くすることである。

【0021】この考えを実現する方法として、本発明ではフラッシュランプを使用して1000分の1~100分の1 秒間だけ被処理ウエーハを加熱することを特徴とする。 被処理ウエーハが加熱される時間が極めて短いために、 窒素ラジカルは酸化シリコン膜表面では反応するが膜の 内部にまで拡散せず、基板との界面は窒素原子の存在しない良好な界面が維持される。

【0022】以下、本発明の実施の形態について図面を 用いて説明する。図1は本発明の実施の形態による半導 体製造装置の概略構成を示す図である。この装置は、真 空装置であるため当然真空ポンプなど排気系を有する が、簡単のため、この図ではそれらを省略し、主要部分 のみを示している。この装置において、真空容器1中に 試料台3が設置されて、この試料台3にはヒーター2ま たは冷却用冷媒を流すためのパイプ (図示せず) が組み 込まれている。被処理基体としての試料ウエーハ4はこ の試料台3上に載置される。この真空容器1に活性化ガ スとしてのラジカルを供給するために放電管5が接続さ れている。この放電管5は石英製のチューブで、マイク 口波空洞共振器6を介してマイクロ波が印加されてプラ ズマを発生する。これら放電管5、マイクロ波空洞共振 器6、同軸ケーブル11等によりプラズマ発生手段を構 成している。10はガスの排気口である。

【0023】真空容器1の上部には石英製の窓7が設けられており、この上部にフラッシュランプ8とそのリフレクター9が設置されている。フラッシュランプには電力を供給するためのコンデンサーと電源とが接続されているが、それらはフラッシュランプを発光させるための設備であり、自明のものなので図中には示していない。上記設備により、放電管5で生じたラジカルを試料ウエーハ4上に供給しながら、フラッシュランプ8を照射す

ることによって極めて短時間試料ウエーハ4を加熱する ことが可能となる。

【0024】以上説明したように、この実施の形態の半導体製造装置では、真空容器1に、被処理基体を載置する試料台3と、試料台3の温度を調節するヒーター2などの温度調節手段を備えている。また、外部からガスを供給する通路となる放電管5、放電管5からのガスをプラズマにより活性化するマイクロ波空洞共振器6、放電管5及びマイクロ波空洞共振器6等からなり、放電管5からのガスにマイクロ波または高周波電力を印加してプラズマを発生するプラズマ発生手段および活性化ガス供給手段、ガス排気手段としての排気口10、加熱手段としてのフラッシュランプ8を備えている。

【0025】次に、図1に示した半導体製造装置を用いて形成したゲート酸化膜の特性について図2を用いて述べる。図2は、本発明の実施にあたり作成した試料の断面図を示す。図2に示すように、P型(100)シリコン基板21を750℃で酸化して、膜厚がそれぞれ2.0、2.5、3.0nmの酸化シリコン膜22を形成した。この試料を図1に示す半導体製造装置内に載置し、窒素を100sccm流し圧力を1Torrに保つ。次に、空洞共振器6に周波数2.45GHz、1kWのマイクロ波を印加して窒素ガスを放電させ、前記酸化シリコン膜22の窒化を試みた。この時、試料の温度と窒素ラジカルを作用させる時間とをパラメータにとって、酸化シリコン膜中における窒素原子の濃度と分布を詳細に調べた。

【0026】次に、初めに本発明との比較のために、従来技術による実験を行った。まず、試料ウエーハ22が載置されている試料台3の温度を700℃に設定し、窒素ラジカルを作用させる時間を10分とした。この他、窒素ラジカル照射時間を10分と固定して試料台の温度を400℃、500℃と替えた資料を作成した。次に、本発明を以下の条件で実施した。試料台3の温度を室温に保ち、窒素ラジカルを作用させながら、フラッシュランプ8を30秒間に1回、すなわち2Hzで10ショット照射した。これらの酸化シリコン膜をSIMS分析し、酸化シリコン膜中における窒素原子の濃度と分布とを調べた。

【0027】図3にその結果を示す。図3において、横軸は右方向へ膜表面からの深さを示し、縦軸は濃度を示す。また、符号〇は酸素濃度分布、符号Nは窒素濃度分布を示す。図3(a)が従来技術による典型的な条件で窒素を導入した結果である。膜中の平均窒素濃度は3~4%で、窒化は酸化シリコン膜の表面から起こるため窒素濃度は表面で高いが、窒素原子はシリコン基板との界面にまで到達している。これは温度が高く、また、処理時間が長いために窒素原子が酸化シリコン膜中で拡散するためである。図3(b)と(c)は、試料台3の温度を400℃、50℃と下げた場合の結果である。温度が低いため拡散が遅く、窒素原子はシリコン基板との界面に到達していないが、膜中の窒素濃度が低い。これでは、ホウ素の拡散

を抑止することができない。

【0028】図3(d)が本発明を実施した結果である。室温で窒素ラジカルを作用させており、フラッシュランプによる加熱時間はおよそ1msecと従来の技術に比較して非常に短いため窒素原子が膜中を拡散せず、シリコン基板との界面まで到達していない。しかし、ランプ照射回数を5回、すなわち、5ショット繰り返して照射したため、膜表面での窒素の濃度が充分に高くなっている。そのため、ホウ素の拡散を抑止することが可能である。【0029】実際、これらの試料の上に多結晶シリコン膜を堆積し、ホウ素をイオン注入した後1015℃/10秒間の熱処理を行ってキャパシタを形成し、フラットバンド電圧と界面準位を測定してホウ素の拡散を界面に対する窒素の影響を評価したところ、表1に示す結果となった

[0030]

【表1】

| 条件 | a | b | С | d |
|-------------------|------------|----|-----|----|
| ΔVfb (mV) | 10 | 60 | 100 | 10 |
| 界面準位 (e10/cm2) | ა 0 | 30 | 15 | 3 |
| | | | | |

ΔVfb=熱処理前のVfbからの変化量

【0031】表1では、それぞれ図3の(a),(b),(c),(d)に対応した条件a,b,c,dの場合に、熱処理前のフラットバンド電圧Vfbからの変化量と界面準位とを示している。条件dの場合に、界面準位が著しく改善されている。以上の実験から分かるように、本発明によってホウ素の拡散を抑止し、かつ、良好な界面を実現できることが明らかである。

【0032】以上説明したように、この実施の形態では、温度調節された被処理基体4に対して、活性化したガスを供給しながら被処理基体4を1000分の1秒~100分の1秒間加熱する。そして、好ましくは、この加熱をフラッシュランプによる照射により行う。また、フラッシュランプによる照射は、所定時間内に2回以上断続的に行って照射時間の合計が1000分の1秒~100分の1秒間となるようにする。好ましい実施の形態は、酸化シリコン膜が形成されたシリコンウエーハに対し、窒素ラジカルを含むガスを作用させ、フラッシュランプにより照射して1000分の1秒~100分の1秒間加熱する態様である。これにより、厚さ2nmを超えない酸化シリコン膜に対しても、その表面のみに窒素を導入し、下地のシリコン基板との界面にまで窒素を到達させず、界面準位を低いレベルに維持することができる。

[0033]

【発明の効果】以上述べたように本発明によると、膜厚2m以下という非常に薄い酸化シリコン膜の表面近傍にのみ窒素を導入することが可能であり、界面準位を増加させることなくB添加多結晶シリコンゲート電極からのB

の拡散を防止することができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態による半導体製造装置の 主要構成を示す図。

【図2】 本発明の実施にあたり作成した試料の断面図。

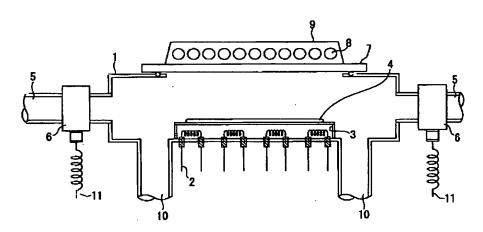
【図3】 本発明を比較例とともに実施した実験結果を示す図である。

【符号の説明】

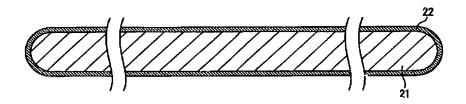
1 真空容器、

- 2 ヒーター、
- 3 試料台、
- 4 試料、
- 5 放電管、
- 6 マイクロ波用空洞共振器、
- 7 石英板、
- 8 フラッシュランプ、
- 9 リフレクター、
- 10 排気口、
- 11 同軸ケーブル。

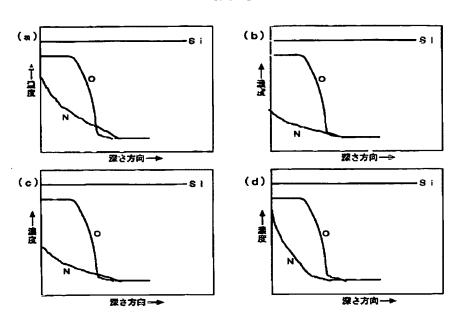
【図1】



【図2】







フロントページの続き

Fターム(参考) 4M104 CC05 EE03 GG09 GG10 GG14

5F045 AA20 AB33 AB34 AF08 BB17 CA05 DC55 DP01 EH18 EK12 EK29

5F058 BA06 BC02 BH04 BH07 BH20 5F140 AA28 BA01 BD06 BD09 BD17 BE07 BE17 BE19 BF01 BF04 BG27 BG43